

ELECTRÓNICA III

LAB 06 - PORTAS CMOS PARA LÓGICA COMBINATÓRIA

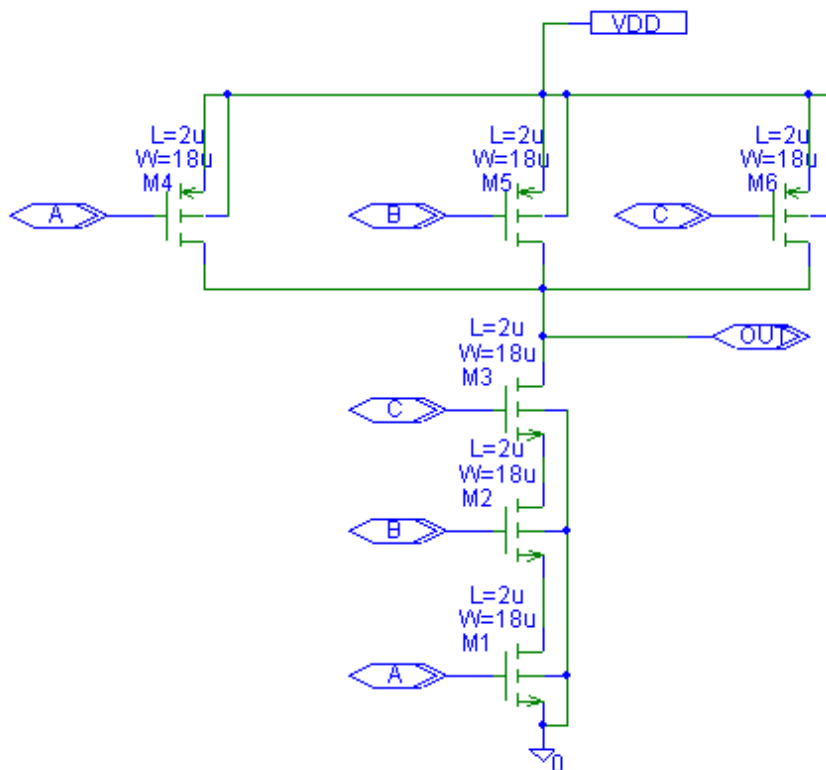
1. Desenhe um NAND de 3 entradas em lógica complementar obedecendo aos seguinte critério: $t_{pLH}=t_{pHL}$. Considere as dimensões do transistor elementar $L=2\mu\text{m}$, $W=6\mu\text{m}$

a) Calcule o tempo de propagação t_{pHL} , t_{pLH} se a porta fôr fabricada na tecnologia Orbit CN20

$t_{pHL}=\underline{\hspace{10em}}$; $t_{pLH}=\underline{\hspace{10em}}$

b) Simule o circuito em SPICE. Verifique o funcionamento correcto do circuito (resposta transiente). Meça os tempos de propagação t_{pLH} e t_{pHL}

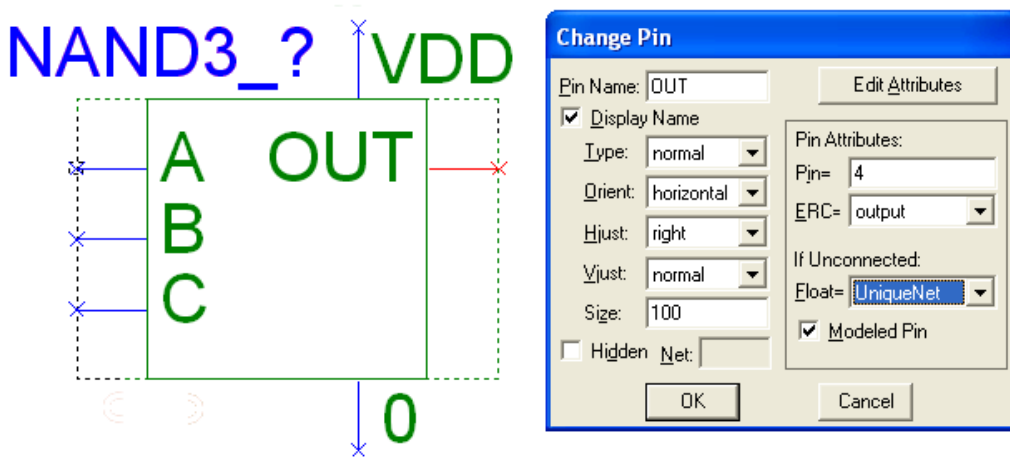
- O primeiro passo é realizar o diagrama esquemático e prepara-lo para ser simbolizado (utilizando os passos descritos no LAB 05). Guarde o esquemático com o nome NAND3 .sch



- O passo seguinte é criar um simbolo utilizando o menu File > Symbolize > Enter name for current symbol: NAND3, e escolher uma livarria para guardar o simbolo (por exemplo: Symbols.slb)

- Segue-se verificar se o simbolo foi correctamente contruido e edita-lo se necessario, utilizando o menu File > Edit library > File > Open > Symbols . slb

- Editar o simbolo utilizando o menu Get > Part Name: NAND3 . Altere o nome do simbolo para "NAND3_?". Altere o pin "OUT" com o menu Part > Pin List ... If unconnected Float=Unique Net

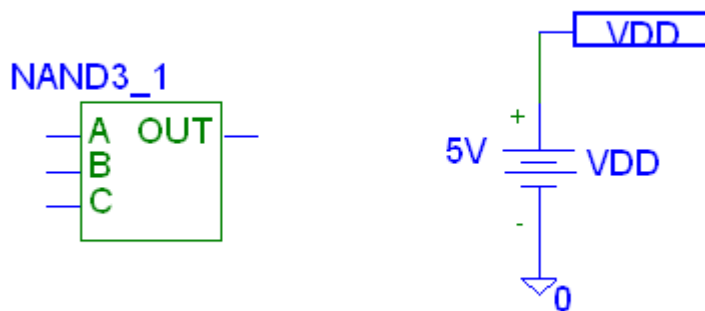


- Guarde o simbolo (File > Save > Close)

- Crie um novo circuito chamado "NAND3_TEST" (File > New) e instancie 1 objectos "NAND3" com o menu

Draw > Get new part > libraries symbols . slb > NAND3

- Coloque uma variavel global VDD para levar a alimentaçãõ (5V) para a porta NAND3

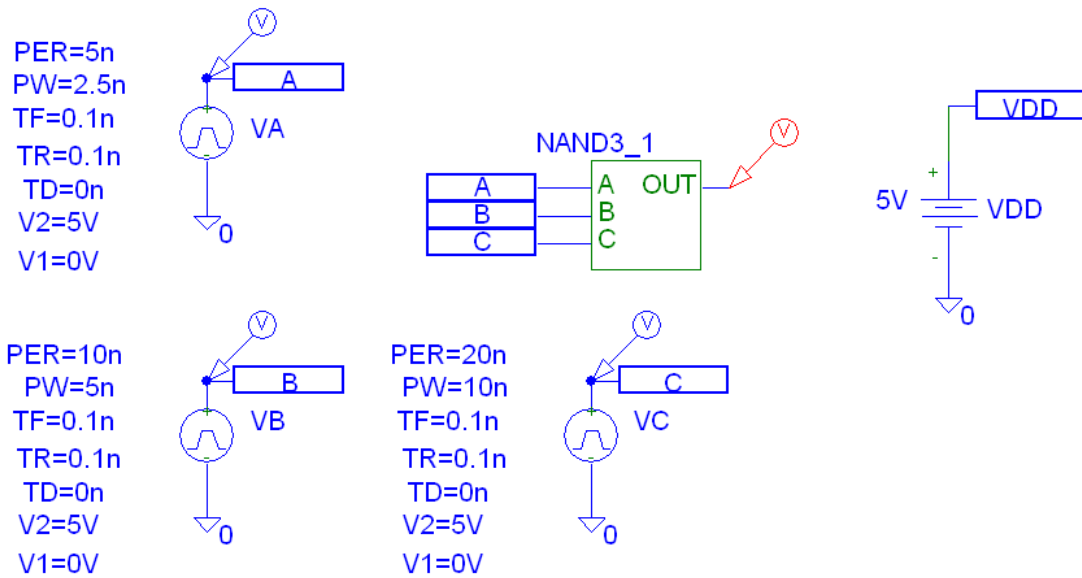


- Para se testar todas as combinações possíveis das entradas A, B, e C vão ser utilizadas 3 ondas quadradas com períodos 5ns, 10ns, 20ns respectivamente A onda quadrada para a entrada A, B , C é realizada com uma fonte VPULSE com os seguintes parâmetros:

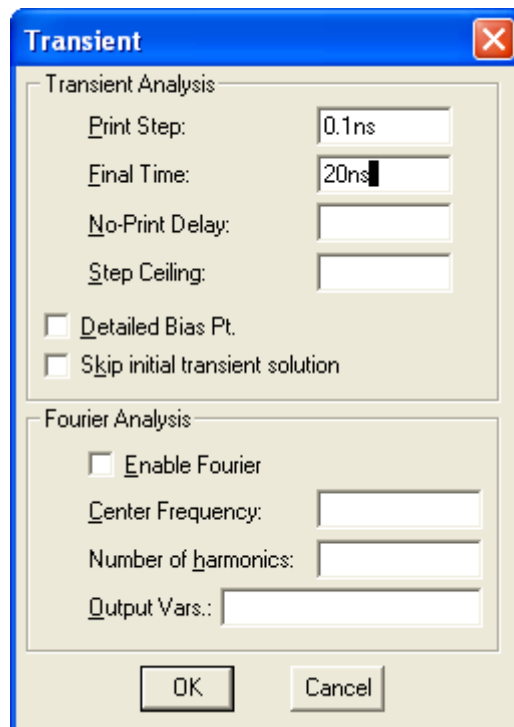
VA: V1=0V V2=5V TD=0s TR=0.1ns TF=0.1ns PW=2.5ns PER=5ns

VB: V1=0V V2=5V TD=0s TR=0.1ns TF=0.1ns PW=5ns PER=10ns

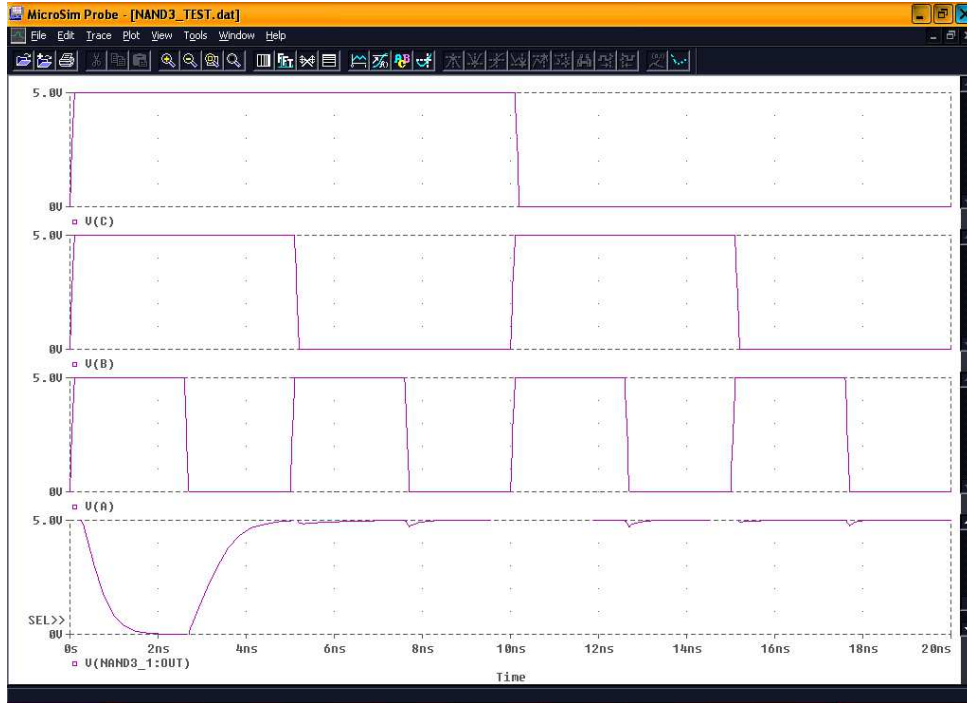
VC: V1=0V V2=5V TD=0s TR=0.1ns TF=0.1ns PW=10ns PER=20ns



- As condições de simulação são as seguintes:



- O resultado da simulação é o seguinte (repare que foi adicionado um "plot" para cada sinal)

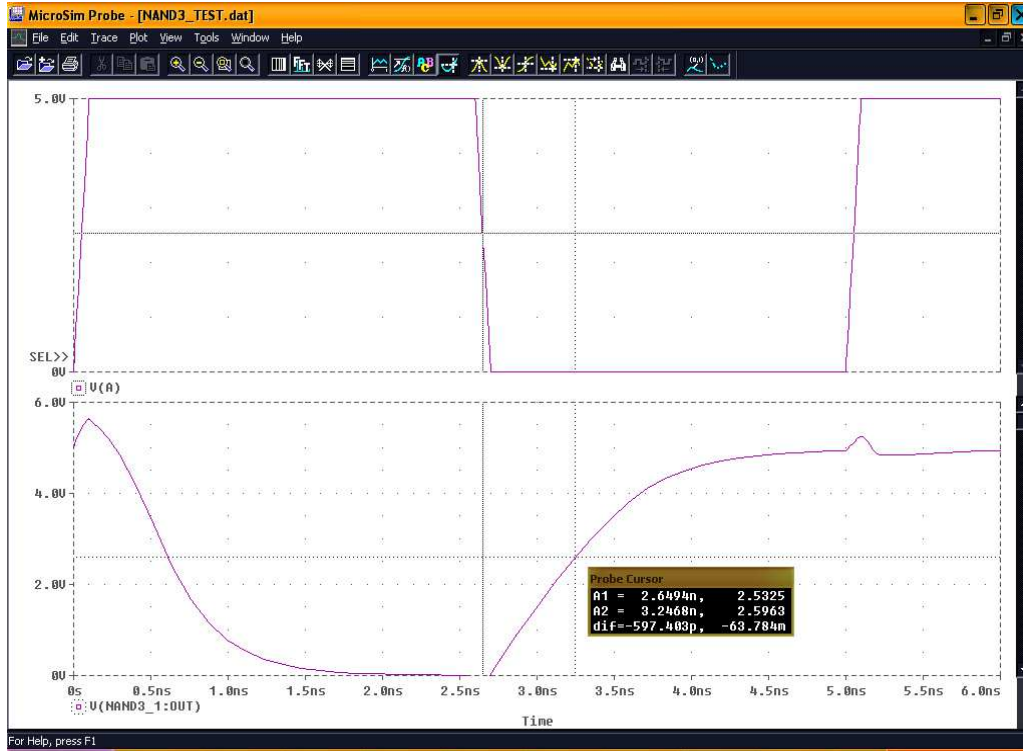


- Os tempos de propagação são medidos tendo como referência o sinal que foi responsável pela transição:

tpHL:



tpLH:



c) Faça o layout em LASI seguindo de perto o layout sugerido na figura

